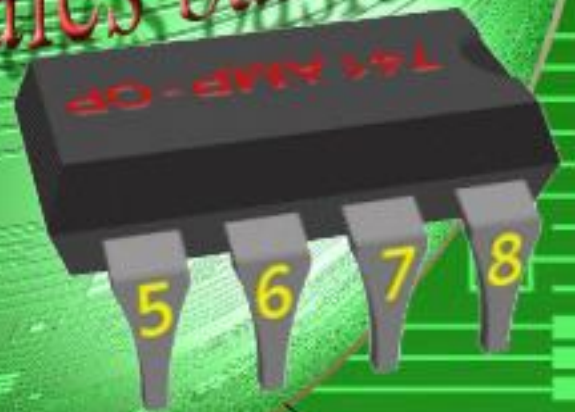


Práctica 7

El Amplificador Operacional: Operaciones lineales básicas



1
2
3
4
+ NO INVERSORA
- INVERSORA



5
6
7
8
SALIDA

Índice

| | |
|--|---------|
| Índice..... | Pág. 2 |
| Breve descripción de la práctica | Pág. 3 |
| Enumeración de recursos comunes..... | Pág. 3 |
| Desarrollo de ejercicios | Pág. 3 |
| 1º Montaje del circuito de eliminación de offset de salida | |
| a) Montar el circuito | Pág. 3 |
| 2º Amplificador Inversor | |
| a) Cálculos..... | Pág. 4 |
| b) Montaje..... | Pág. 4 |
| c) Tensión de 5Vcc | Pág. 5 |
| d) Tensión de 10Vpp a 1KHz..... | Pág. 5 |
| 3º Amplificador No Inversor | |
| a) Cálculos..... | Pág. 6 |
| b) Montaje..... | Pág. 6 |
| c) Tensión de 5Vcc | Pág. 7 |
| d) Tensión de 10Vpp a 1KHz..... | Pág. 7 |
| 4º Sumador No Inversor | |
| a) Cálculos..... | Pág. 8 |
| b) Montaje..... | Pág. 8 |
| c) Tensiones de 5Vcc..... | Pág. 9 |
| d) Tensiones de 10Vpp a 1KHz | Pág. 9 |
| 5º Sumador Inversor | |
| a) Cálculos..... | Pág. 10 |
| b) Montaje..... | Pág. 10 |
| c) Tensiones de 5Vcc..... | Pág. 11 |
| d) Tensiones de 10Vpp a 1KHz | Pág. 11 |
| 6º Restador | |
| a) Cálculos..... | Pág. 12 |
| b) Montaje..... | Pág. 12 |
| c) Tensiones de 5Vcc..... | Pág. 13 |
| d) Tensiones de 10Vpp a 1KHz | Pág. 13 |
| Anexo I | |
| Descripción del C.I. 741..... | Pág. 15 |

Práctica 7

El Amplificador Operacional: aplicaciones lineales básicas.

Descripción de la práctica:

-Con la realización de esta práctica, se busca comprobar experimentalmente el comportamiento de los circuitos operacionales básicos estudiados en las clases de teoría, aprendiendo así a ajustar los valores pertinentes de cada sistema.

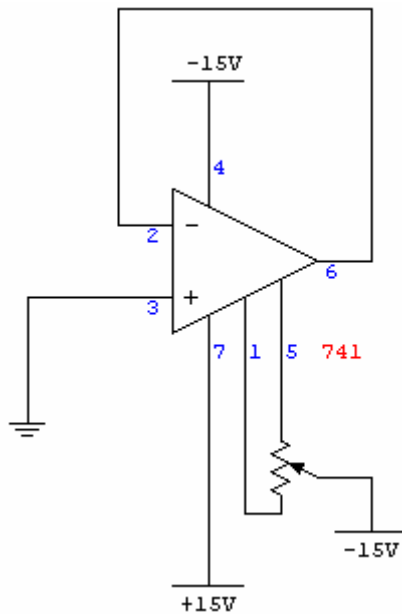
Recursos comunes empleados:

- Protoboard: Soporte físico del montaje.
- Fuente de alimentación: Suministra la tensión requerida al circuito.
- Osciloscopio: Con él se obtendrán las gráficas aquí presentadas.
- Polímetro: Será el que nos suministre las medidas eficaces.
- Amplificador Operacional: 741, descrito en el Anexo I.
- Generador de señal: Suministrará la señal analógica al circuito

Desarrollo de ejercicios:

1º) Montaje del circuito de eliminación de offset de salida

a) Montar el siguiente circuito estudiado en teoría:



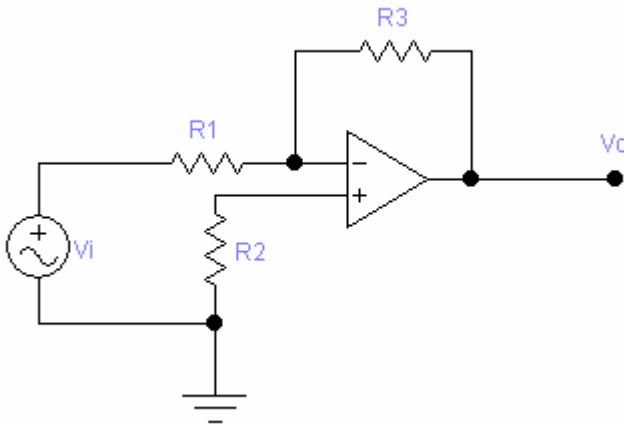
Breve explicación del significado de offset:

-Cuando a las entradas de un operacional se aplican 0 V, la tensión de salida debería ser igualmente 0, pero en la práctica esto no es así, para conseguir que la tensión de salida sea realmente 0, se ha de aplicar una tensión entre sus entradas, para ello, el operacional lleva implementadas unas patillas de offset, destinadas a conseguir esa función, cuando entre ellas se aplica una tensión regulada, el sistema se estabiliza en 0V de salida.

2º) Amplificador Inversor.

- a) Calcular las resistencias necesarias para que la ganancia del amplificador sea igual a 2.

El circuito sobre el que están basados los posteriores cálculos es el siguiente:



Observemos que en este caso, igual que en los siguientes esquemas, se han obviado las señales de alimentación positiva y negativa, en las patillas 7 y 4 respectivamente, a parte de eso, fijémonos en que la señal es introducida por la patilla -, por lo que sabemos que la señal de salida estará invertida 180°.

Los cálculos del ejercicio, para $A_v = 2$, son los siguientes:

$$\cdot A_v = \frac{R_3}{R_1} \rightarrow \text{Si } A_v = 2; A_v = \frac{2K\Omega}{1K\Omega}; A_v = 2$$

$$\cdot R_2 = R_1 // R_2; R_2 = 666\Omega$$

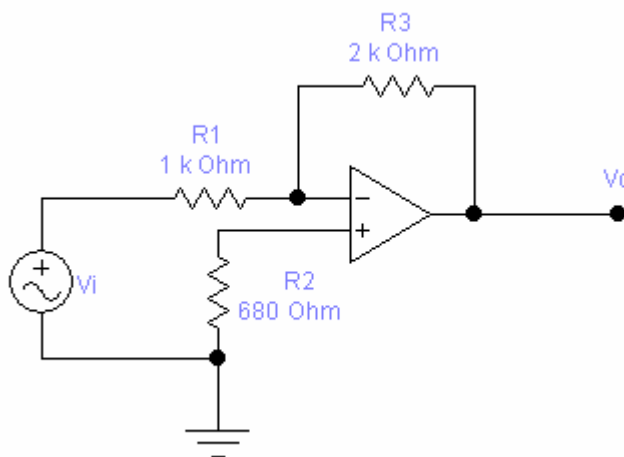
$$\cdot R_1 = 1K\Omega$$

$$\cdot R_2 = 680\Omega$$

$$\cdot R_3 = 2K\Omega$$

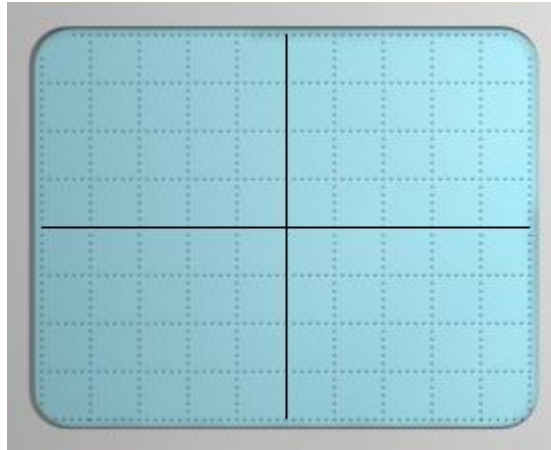
- b) Monta el circuito estudiado teóricamente, con los valores calculados en el punto anterior.

Una vez realizados los cálculos, podemos presentar el circuito con los valores correspondientes:



c) **Introduce a la entrada una tensión digital de 5V, y mide la salida.**

Para visualizar este ejercicio, se presentarán las dos señales, de **entrada** y **salida** en una misma plantilla:



Entrada:

V/Div = 5V

T/Div = 0.5ms

Salida:

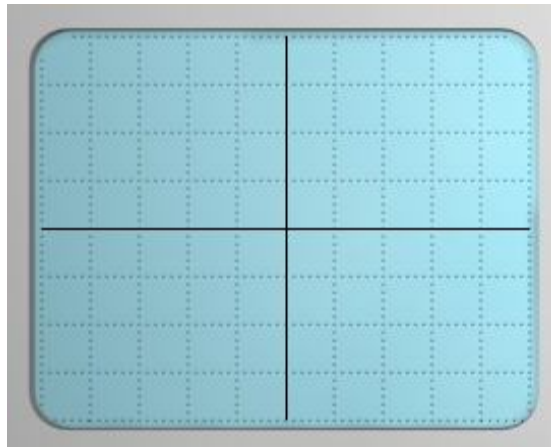
V/Div = 5V

T/Div = 0.5ms

Vemos como la salida es el doble de la entrada invertida, es decir, el sistema tiene de ganancia 2, y como es inversor, la señal sale invertida con respecto a la entrada.

d) **Introduce ahora una tensión de 10Vpp, 1KHz, y mide la tensión de salida.**

Igual que en el ejercicio anterior, se presentarán la **entrada** y la **salida** en la misma gráfica.



Entrada:

V/Div = 5V

T/Div = 0.5ms

Salida:

V/Div = 5V

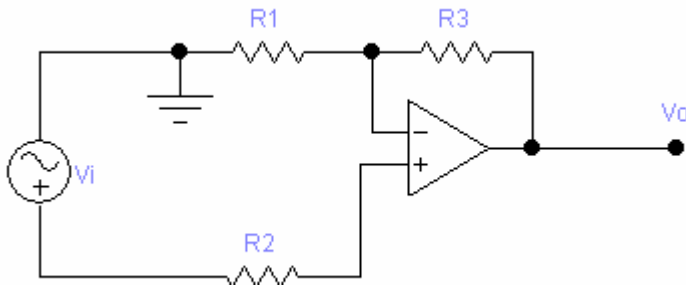
T/Div = 0.5ms

En este caso, similar al anterior, la señal de salida corresponde a una senoidal de 20Vpp, es decir, la entrada multiplicada por 2 e invertida, porque se ha introducido por la patita -.

3º) Amplificador No Inversor.

- a) Calcular las resistencias necesarias para que la ganancia del amplificador sea igual a 2.

Se procederá del mismo modo que en el ejercicio anterior, primero será presentado el circuito inicial:



Vemos como en este caso, la realimentación se mantiene por la patilla -, pero la señal esta vez, será introducida por la patilla +, de modo que la señal esta vez no será invertida, sólo amplificada.

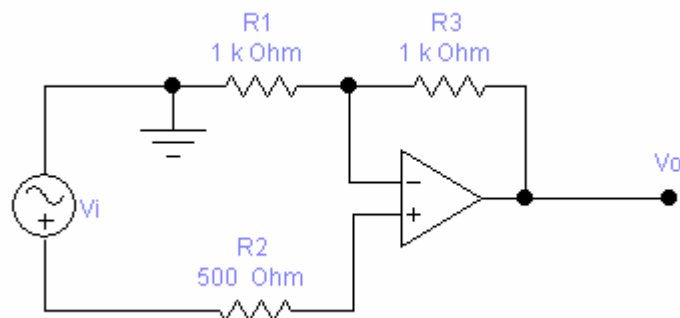
Para obtener una ganancia igual a 2 haremos lo siguiente:

$$\begin{aligned} \cdot A_v &= \frac{R_3}{R_1} + 1 \rightarrow \text{Si } A_v = 2; A_v = \frac{1K\Omega}{1K\Omega} + 1; A_v = 2 \\ \cdot R_2 &= R_1 // R_3; R_2 = 500\Omega \end{aligned}$$

- **R1 = 1KΩ**
- **R2 = 500Ω**
- **R3 = 1KΩ**

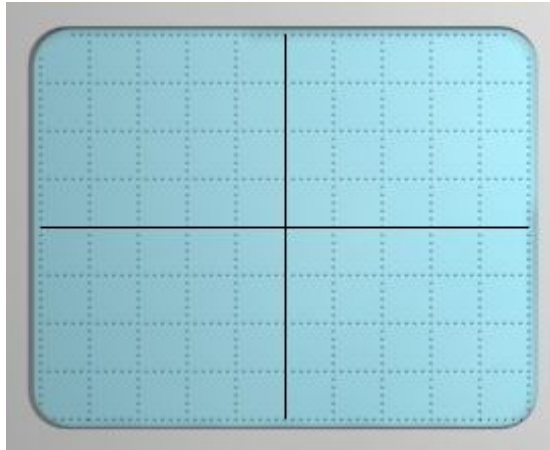
- b) Monta el circuito estudiado teóricamente, con los valores calculados en el punto anterior.

Con los datos anteriores sabemos que el circuito a montar, entonces, es el siguiente:



c) **Introduce a la entrada una tensión digital de 5V, y mide la salida.**

Del mismo modo que en el ejercicio anterior, se representarán las señales de **entrada** y **salida** en una misma gráfica:



Entrada:

V/Div = 5V

T/Div = 0.5ms

Salida:

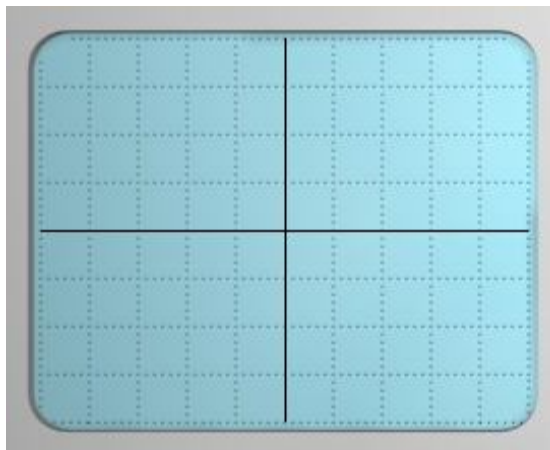
V/Div = 5V

T/Div = 0.5ms

Observemos como la salida, en este caso, es el doble de la entrada sin invertir, es decir, el sistema tiene una ganancia = 2, y como la señal entra por la patilla +, no sale invertida.

d) **Introduce ahora una tensión de 10Vpp, 1KHz, y mide la tensión de salida.**

Las señales de **entrada** y la **salida** se visualizarán en la misma gráfica.



Entrada:

V/Div = 5V

T/Div = 0.5ms

Salida:

V/Div = 5V

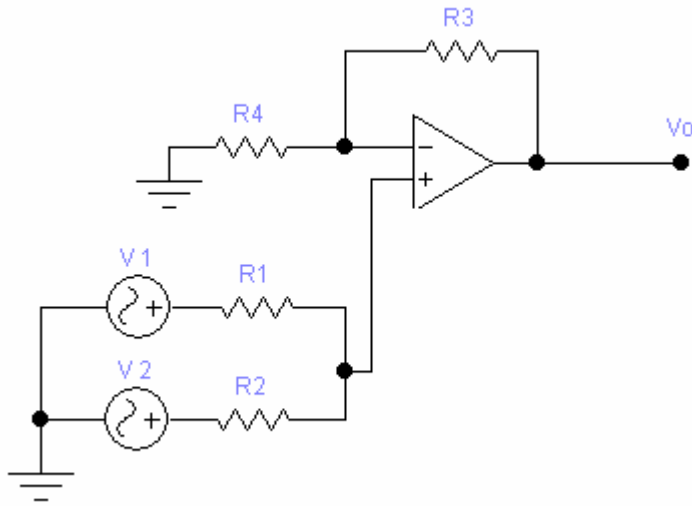
T/Div = 0.5ms

Ahora la señal de **salida** se corresponde con una senoidal de 20Vpp, en fase con la señal de **entrada**.

4º) Sumador No Inversor de dos entradas.

- a) **Calcula las resistencias del circuito para que se cumpla que la salida sea igual a la suma de las entradas.**

Para desarrollar el ejercicio veremos en que circuito nos basamos:



Fijémonos que las entradas del sistema están localizadas en la patilla no inversora, así que la salida V_o , se corresponderá con la suma de las entradas V_1 y V_2 .

Los cálculos del ejercicio son los siguientes:

$$\cdot V_o = \left(\frac{R_3}{R_4} + 1 \right) \cdot \left(\frac{1}{R_1 + R_2} \right) \cdot (V_1 \cdot R_2 + V_2 \cdot R_1)$$

$$\cdot \text{Si } R_3 = R_4 = R_1 = R_2 = 1.$$

$$\cdot V_o = \left(\frac{1}{1} + 1 \right) \cdot \left(\frac{1}{1+1} \right) \cdot (V_1 \cdot 1 + V_2 \cdot 1) = (2 \cdot 0.5) \cdot (V_1 + V_2); \mathbf{V_o = V_1 + V_2}$$

$$\cdot \mathbf{R_1 = 1K\Omega}$$

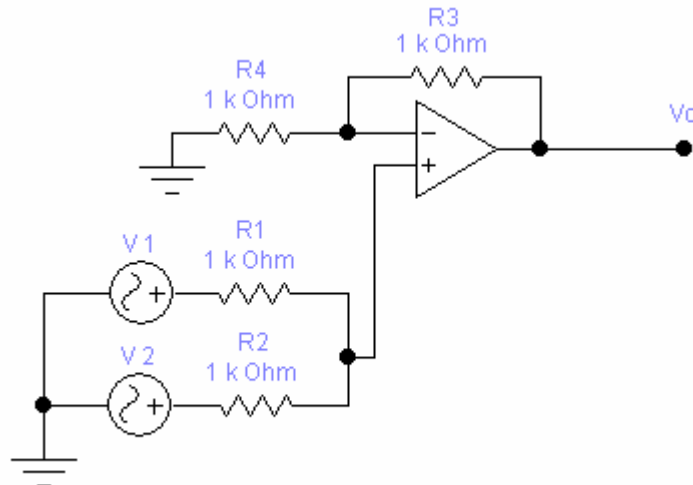
$$\cdot \mathbf{R_2 = 1K\Omega}$$

$$\cdot \mathbf{R_3 = 1K\Omega}$$

$$\cdot \mathbf{R_4 = 1K\Omega}$$

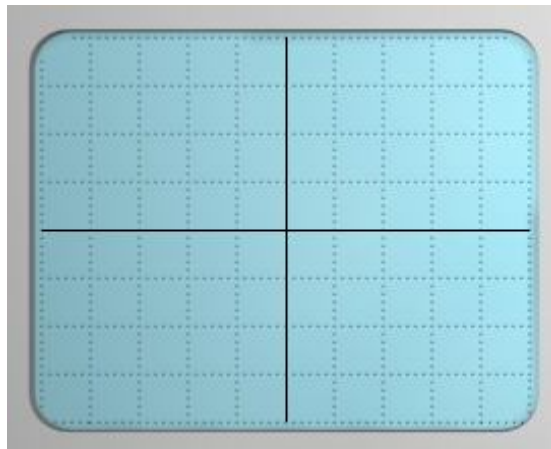
- b) **Monta el circuito estudiado teóricamente, con los valores calculados en el punto anterior.**

El circuito real a montar será el siguiente:



c) **Introduce en las entradas una tensión digital de 5V, y mide la salida.**

Para visualizar correctamente el resultado, se presentarán las señales **V1** y **V2** junto con la **salida** en una misma gráfica:



V1:
V/Div = 5V
T/Div = 0.5ms

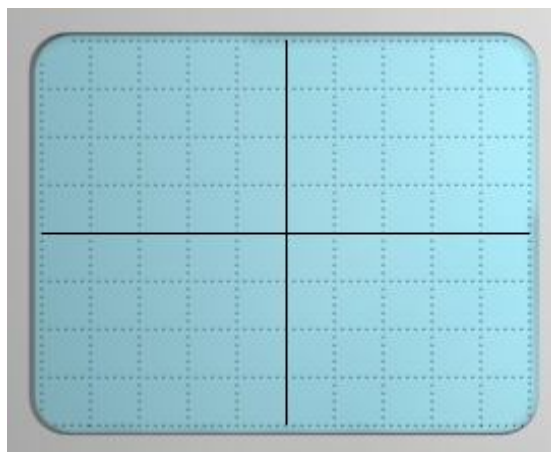
V2:
V/Div = 5V
T/Div = 0.5ms

Salida:
V/Div = 5V
T/Div = 0.5ms

En este caso podemos ver como la salida es una señal continua en fase con la de entrada, que se corresponde con la suma de las dos entradas de 5V, por eso alcanza 10V (en teoría; en la práctica algo menos, debido a las tolerancias de las resistencias)

d) **Introduce ahora una tensión de 10Vpp, 1KHz, y mide la tensión de salida.**

Igualmente, las señales de entrada **V1** y **V2**, se visualizarán en la misma gráfica junto con la **salida**.



V1:
V/Div = 5V
T/Div = 0.5ms

V2:
V/Div = 5V
T/Div = 0.5ms

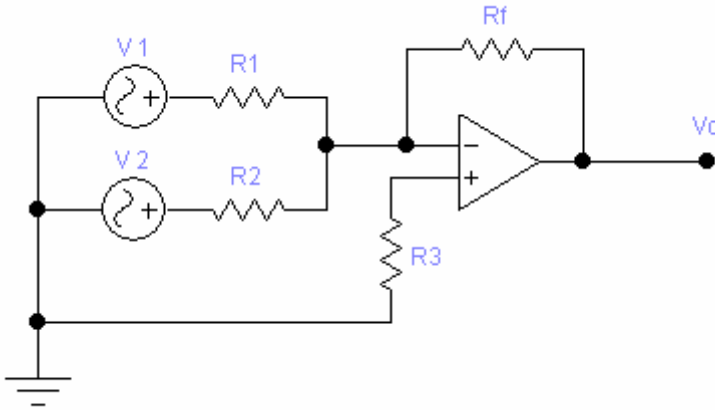
Salida:
V/Div = 5V
T/Div = 0.5ms

La señal de salida es ahora una senoidal de 20Vpp, porque la suma de **V1** y **V2**, 10Vpp en fase ambas, resulta así, y vemos que no presenta ningún desfase, porque están entrando por la patita +.

5º) Sumador Inversor de dos entradas.

- a) **Calcula las resistencias del circuito para que se cumpla que la salida sea igual a la suma de las entradas, multiplicada por 2.**

Este ejercicio se basa en el siguiente esquema:



Este circuito realizará la suma de las entradas **V1** y **V2**, invirtiéndolas más adelante, ya que entran por la patilla negadora.

Para que se cumpla la condición propuesta se hará lo siguiente:

$$\cdot V_o = \left(\frac{R_f}{R_1} \cdot V_1 \right) + \left(\frac{R_f}{R_2} \cdot V_2 \right)$$

$$\cdot \text{Si } R_f = 2, \text{ y } R_1 = R_2 = 1$$

$$\cdot V_o = \left(\frac{2}{1} \cdot V_1 \right) + \left(\frac{2}{1} \cdot V_2 \right); V_o = (2 \cdot V_1) + (2 \cdot V_2); \mathbf{V_o = 2(V_1 + V_2)}$$

$$\cdot R_3 = R_1 // R_2 // R_f; R_3 = 330 \Omega$$

$$\cdot \mathbf{R_1 = 1K\Omega}$$

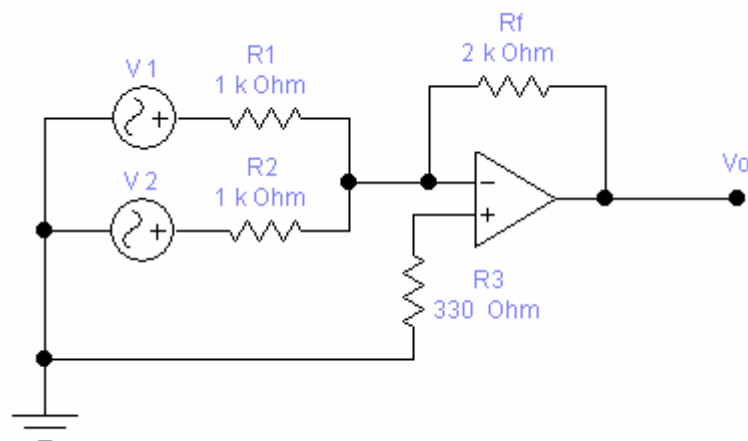
$$\cdot \mathbf{R_2 = 1K\Omega}$$

$$\cdot \mathbf{R_3 = 330\Omega}$$

$$\cdot \mathbf{R_f = 1K\Omega}$$

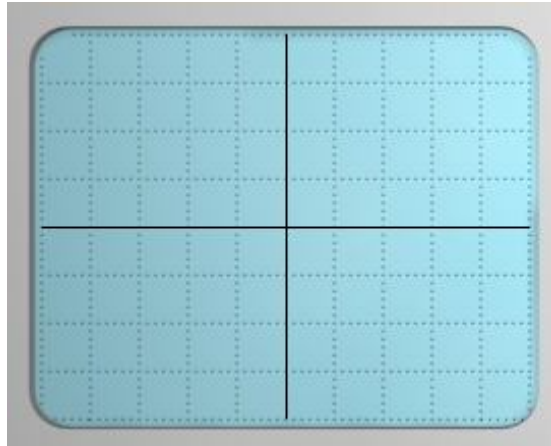
- b) **Monta el circuito estudiado teóricamente, con los valores calculados en el punto anterior.**

El esquema anterior ahora lo podemos especificar así:



c) **Introduce en las entradas una tensión digital de 5V, y mide la salida.**

El resultado se presentará en una única gráfica con las señales **V1** y **V2**, y la **salida** para resultar más aclarativo:



V1:

V/Div = 5V

T/Div = 0.5ms

V2:

V/Div = 5V

T/Div = 0.5ms

Salida:

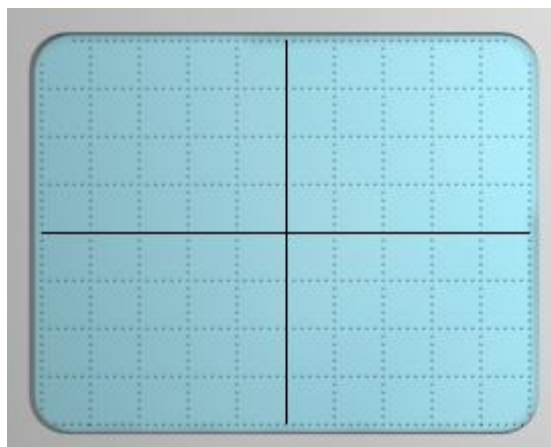
V/Div = 5V

T/Div = 0.5ms

La salida en este ejemplo no se corresponde con lo que debería resultar en realidad, ya que se debería cumplir $V_o = -2 \cdot (V1 + V2)$, pero fijémonos que el resultado debería ser -20 (negativa por ser inversor), porque $V_o = -2 \cdot (5V + 5V)$, pero la salida nunca podrá ser mayor que la tensión de alimentación, que en este caso es $-15V$, de modo que en teoría la salida para este caso es $-V_{sat}$, que se corresponde con $0,9 \cdot -V_{cc}$, así tenemos que $-V_{sat} = 0,9 \cdot -15V$; $-V_{sat} = -13,5$, que es más o menos lo que vemos en la salida real V_o .

d) **Introduce ahora una tensión de 10Vpp, 1KHz, y mide la tensión de salida.**

Las señales de entrada en fase **V1** y **V2**, se dibujarán en la misma gráfica igual que se hará con la **salida**.



V1:

V/Div = 5V

T/Div = 0.5ms

V2:

V/Div = 5V

T/Div = 0.5ms

Salida:

V/Div = 5V

T/Div = 0.5ms

Del mismo modo que el apartado anterior, en este caso, la **salida** no se corresponde con los cálculos teóricos; veamos el razonamiento matemático:

$$\cdot V_o = -2 \cdot (V1 + V2); V_o = -2 \cdot (10V_{pp} + 10V_{pp}); V_o = -40V_{pp}$$

El signo negativo sólo indica el desfase de 180° de la señal, que es mayor que la alimentación.

$$\cdot \text{Si } V_o > (|+V_{cc}|) + (|-V_{cc}|) \rightarrow V_o = 0,9 \cdot (|+V_{cc}|) + (|-V_{cc}|) \rightarrow V_o = 0,9 \cdot 30V;$$

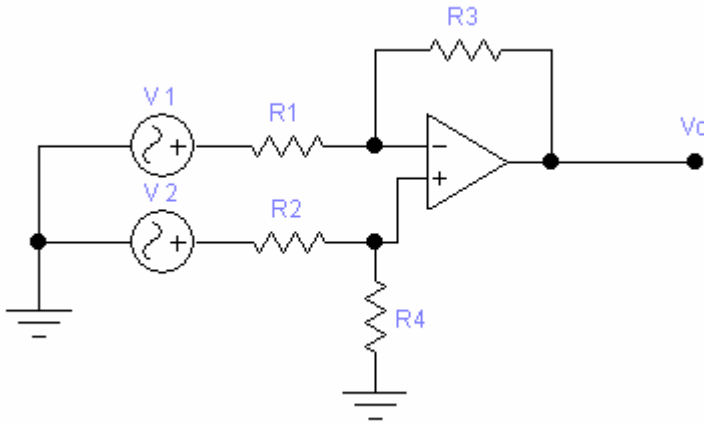
$$\cdot V_o = 27V_{pp}$$

Observemos que la señal real de salida está saturada a $27V_{pp}$, por eso da la sensación de salir cuadrada.

6º) Restador.

- a) **Calcula las resistencias del circuito restador para que se cumpla que la salida sea igual a la resta de las entradas.**

Este último ejercicio se basa en el siguiente esquema:



La función de este circuito es hacer de la salida la diferencia de las dos entradas, para ello V_1 y V_2 , se introducen por las entradas $-$ y $+$ respectivamente.

Para que la salida sea sencillamente la diferencia de las entradas será:

$$\cdot V_o = \left(\frac{V_2 \cdot R_4}{R_2 + R_4} \right) \cdot \left(\frac{R_3}{R_1} + 1 \right) - \left(\frac{R_3}{R_1} \cdot V_1 \right)$$

$$\cdot \text{Si } R_1 = R_2 = R_3 = 1$$

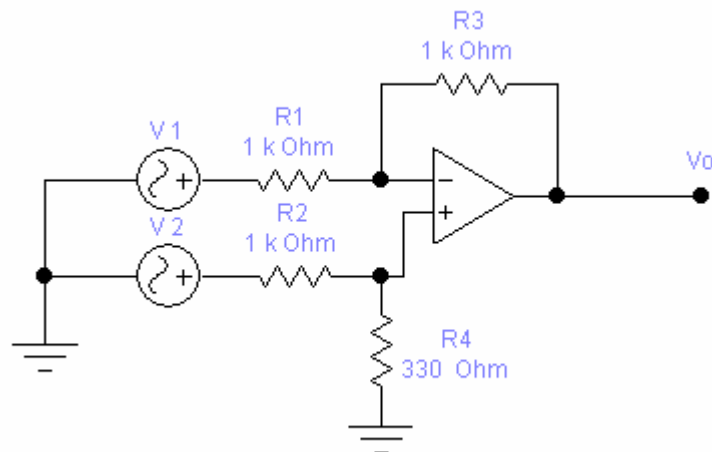
$$\cdot V_o = \left(\frac{V_2 \cdot 1}{1 + 1} \right) \cdot \left(\frac{1}{1} + 1 \right) - \left(\frac{1}{1} \cdot V_1 \right); V_o = \left(\frac{V_2}{2} \cdot 2 \right) - V_1; \mathbf{V_o = (V_2 - V_1)}$$

$$\cdot R_4 = R_1 // R_2 // R_3; R_4 = 330 \Omega$$

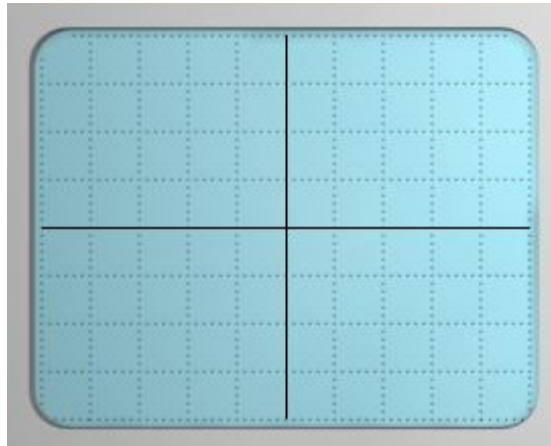
- $R_1 = 1K\Omega$
- $R_2 = 1K\Omega$
- $R_3 = 1K\Omega$
- $R_4 = 330K\Omega$

- b) **Monta el circuito estudiado teóricamente, con los valores calculados en el punto anterior.**

Con los datos anteriores construiremos el siguiente circuito:



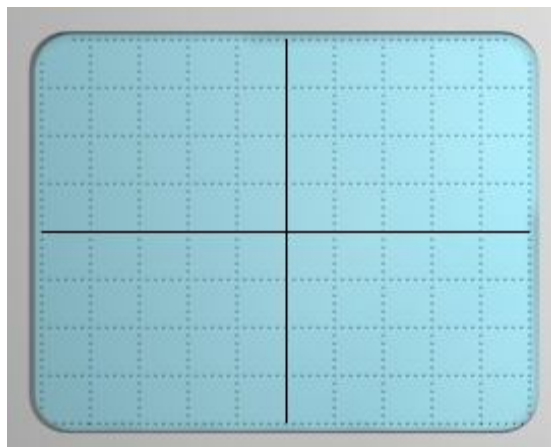
- c) **Introduce en las entradas una tensión digital de 5V, y mide la salida.**
La **salida**, junto con **V1** y **V2**, serán mostradas en la misma gráfica:



V1:
V/Div = 5V
T/Div = 0.5ms
V2:
V/Div = 5V
T/Div = 0.5ms
Salida:
V/Div = 5V
T/Div = 0.5ms

A diferencia del ejercicio anterior, la salida en este caso sí se corresponde con lo calculado en teoría, así vemos que al restar las dos tensiones de 5V, obtenemos una continua localizada en 0V, que es la diferencia entre ambas.

- d) **Introduce ahora una tensión de 10Vpp, 1KHz, y mide la tensión de salida.**
Las señales **V1** y **V2**, se trazarán en el mismo dibujo junto con la **salida**.



V1:
V/Div = 5V
T/Div = 0.5ms
V2:
V/Div = 5V
T/Div = 0.5ms
Salida:
V/Div = 1mV
T/Div = 0.5ms

Ahora vemos que la salida presenta una pequeñísima señal de 0.4mVpp, debida a la tolerancia de las resistencias, y al retardo de la señal, teóricamente deberíamos tener, igual que en el caso anterior, una señal continua localizada en 0V, ya que en ningún momento hay diferencia entre las entradas.

Anexo I